

GaAs 의 표면 처리 및 재산화에 따른 표면 종단 특성 변화 연구

이진훈, 서동완, 나지훈, 임상우[†]

연세대학교

(swlim@yonsei.ac.kr[†])

Silicon은 우수한 전기적 특성과 안정성, 저렴한 가격 때문에 반도체 소재로서 널리 사용되었다. 그러나 반도체의 미세화에 따른 short channel effect, tunneling 전류, 누설 전류 증가 등의 문제가 발생하고 있다. 이러한 문제를 해결하기 위한 방법 중 하나로, III-V족 화합물 반도체를 채널 물질로 이용하는 방법이 연구되고 있다. III-V족 물질을 이용한 반도체의 경우, 높은 이동도로 인한 디바이스 속도의 향상 및 저전력 소모에 의한 디바이스 특성 개선이 예상되어 관련 기술에 대한 많은 연구개발이 이루어지고 있다.

본 연구는, III-V족 반도체 물질 중 하나인 GaAs가 wet chemical 처리 과정과 산화를 실시하여 표면 종단이 어떤 변화를 보이는지를 관찰하고 그 메커니즘을 파악하여 III-V족 화합물 반도체 세정 공정 개발에 필요한 기반 지식과 데이터를 확보하는 것을 목적으로 하였다.

본 연구에서는 GaAs 웨이퍼를 절단하여 샘플을 준비하고, 이를 HF, HCl 등 여러 wet chemical 조건에서 표면처리 및 재산화 과정을 거치는 동안 표면 종단의 상태가 어떻게 변화하는가를 측정하였다. 표면처리 직후 F, Cl과 표면의 결합 상태는XPS 측정을 통하여 확인하였고, 재산화 과정은 MIR-FTIR 분석을 이용하여 변화를 관찰하였다. 실험 결과, GaAs의 배향과 약액의 종류에 따라 표면 종단과 산화 과정이 상이한 거동을 나타내었으며 이에 관한 고찰을 진행하였다