

반도체 및 공정

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 및 공정

반도체 (Semiconductor)의 분류

반도체의 Value Chain별 분류

구분	명칭	주업무	사업특성	주요업체
전공정	IDM (종합반도체업체)	설계+제조	<ul style="list-style-type: none"> · 일관공정(설계, 제조, 테스트) 체제 구축 · 기술력과 규모의 경제 · 고위험 고수익 	삼성전자 SK하이닉스 Intel Micron Toshiba
	팹리스 (Fabless)	설계	<ul style="list-style-type: none"> · 설계 전문 업체 · 설비 투자 불필요(단, 위탁제조 비용 부담) · 고도의 시장예측 필요 	Qualcomm Broadcom NVIDIA 실리콘웍스 아나패스 텔레칩스
	파운드리 (Foundry)	제조	<ul style="list-style-type: none"> · 반도체 생산 전문 · 설비 투자 필요 · 설계 업무 수행x 	TSMC UMD GlobalFoundries 삼성전자 매그나칩
후공정	패키징 및 테스트	패키징 및 테스트	<ul style="list-style-type: none"> · 전공정 업체들은 인건비 절감을 위해 패키징 및 테스트는 외부 업체에 위탁 	ASE Test Amkor 하나마이크론 STS반도체

허가없이 본 수업자료의 무단 배포 및 사용을 물러합니다.

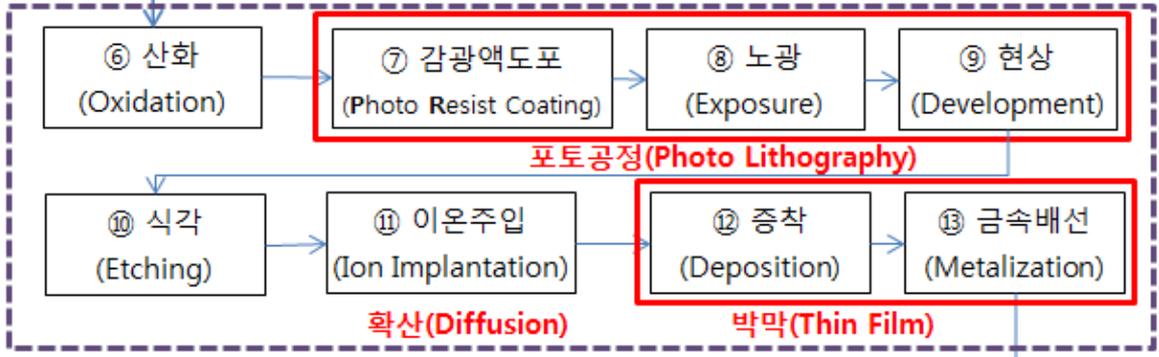
반도체 및 공정

반도체의 공정별 분류

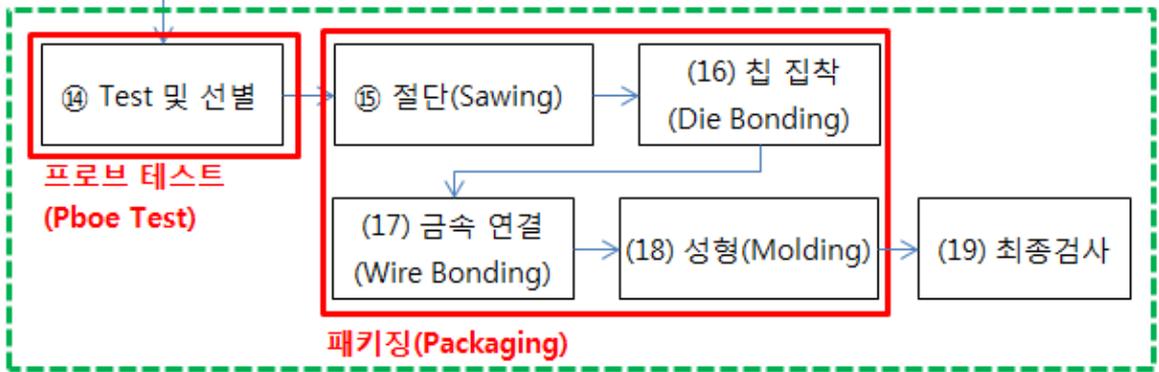
웨이퍼 제조 및 마스크 공정



전공정 (Fabrication)



후공정



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

웨이퍼 및 마스크 제조

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

웨이퍼 및 마스크 제조

웨이퍼 제조

웨이퍼 제조 공정도



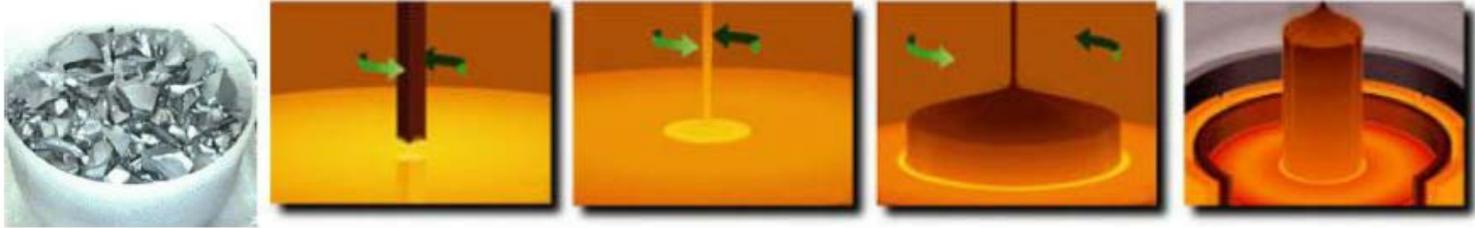
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

웨이퍼 및 마스크 제조

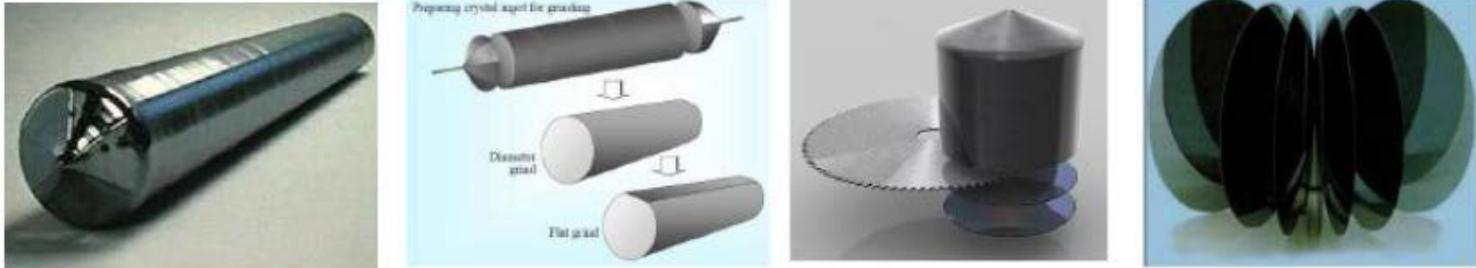
웨이퍼 제조

웨이퍼 제조

1) 잉곳 (Ingot) 제작

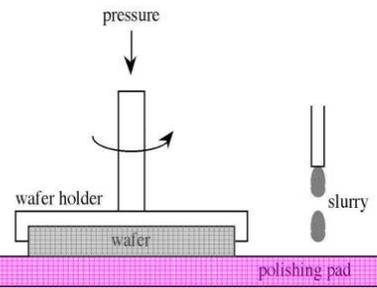


2) 잉곳 절단 (Wafer Slicing)



3) 웨이퍼 표면 연마 (Lapping & Polishing)

- 웨이퍼 표면에 여러 종류 막 형성
lapping, wafer etching, wafer polishing



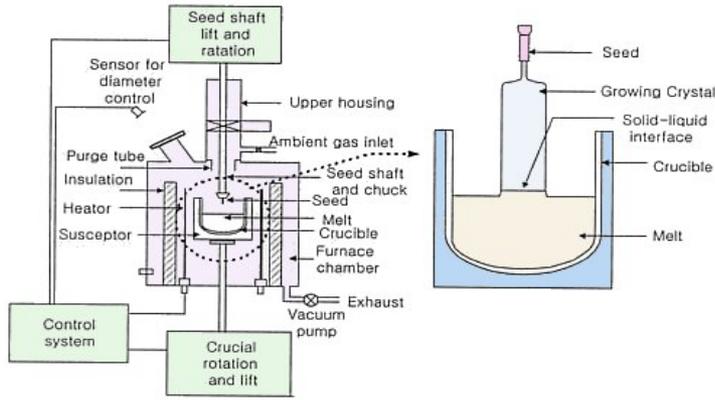
허가없이 본 수업자료의

웨이퍼 및 마스크 제조

웨이퍼 제조

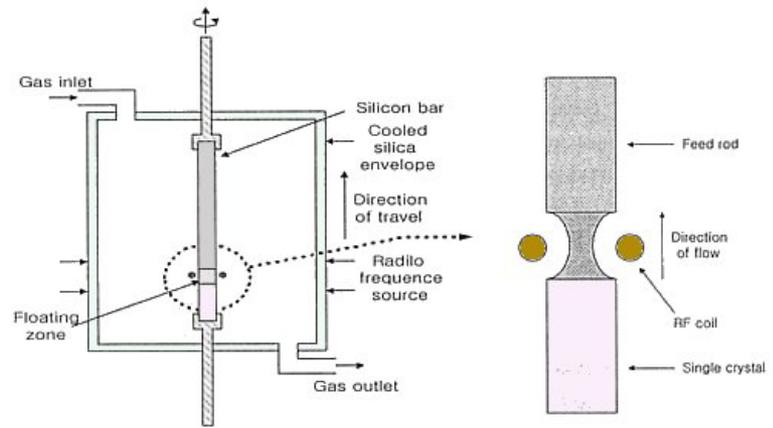
웨이퍼 제조

a) 초크랄스키법 (CZ법)



- 종자 용융 실리콘과 접촉 → 천천히 위로 끌어 올림 → 냉각 고화 → 실리콘 덩어리 얻음.
- 결함: 종자와 용융실리콘의 심한 온도차로 인한 충격으로 발생. 초기 속도 높여 결함 감소 및 실리콘 성장

b) 플롯존법 (FZ법)



- 용융상 실리콘 영역을 다결정 실리콘 봉을 따라 천천히 이동시키며 다결정 봉이 단결정 실리콘으로 성장되도록 함
- CZ법과 동일한 불순물 분리에 관한 원리가 적용되나 액상 실리콘 양이 적음

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

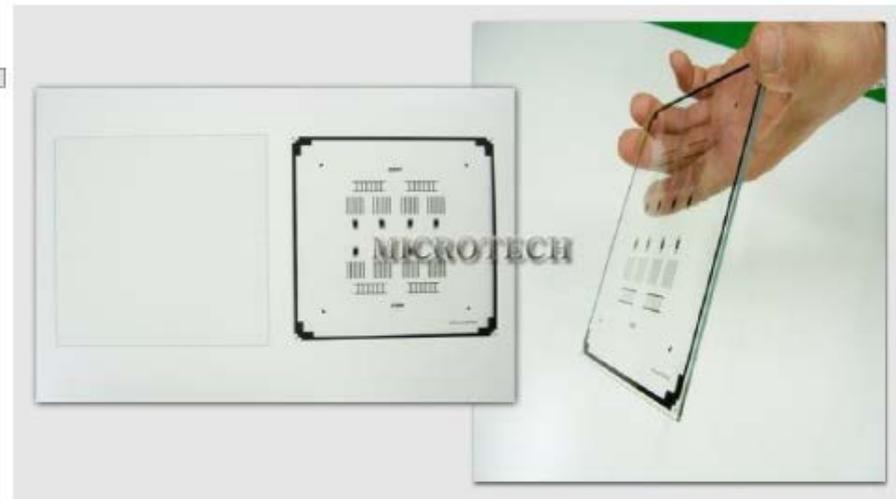
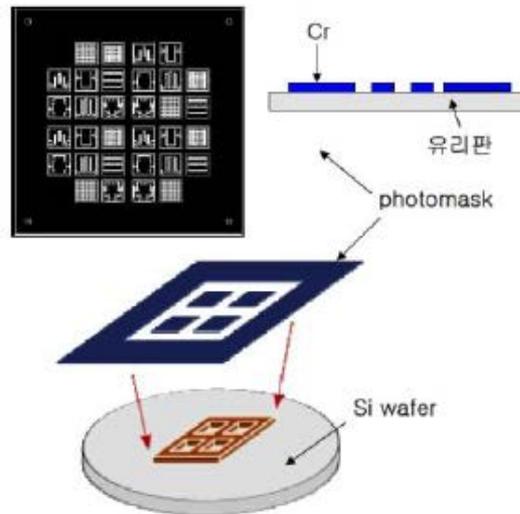
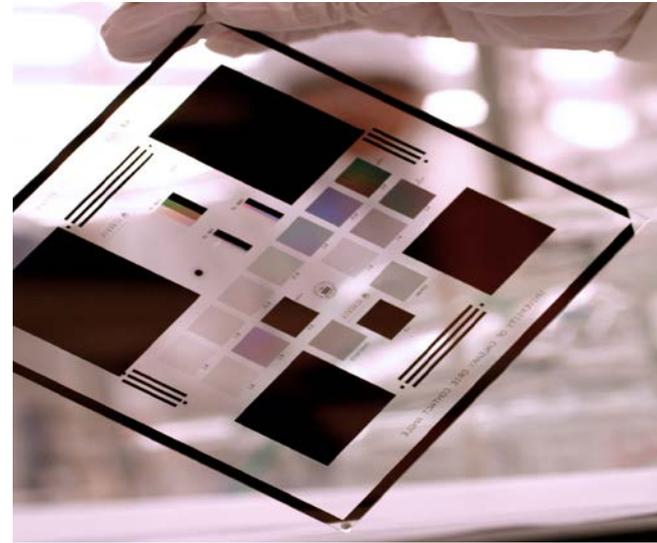
웨이퍼 및 마스크 제조

마스크 공정

마스크 제작

1) 회로설계 및 마스크 제작

- CAD 시스템 이용한 전자회로 및 패턴설계
- 노광공정에서 웨이퍼에 회로 Drawing용
- 회로패턴 마스크의 축소 및 반복축소 촬영



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

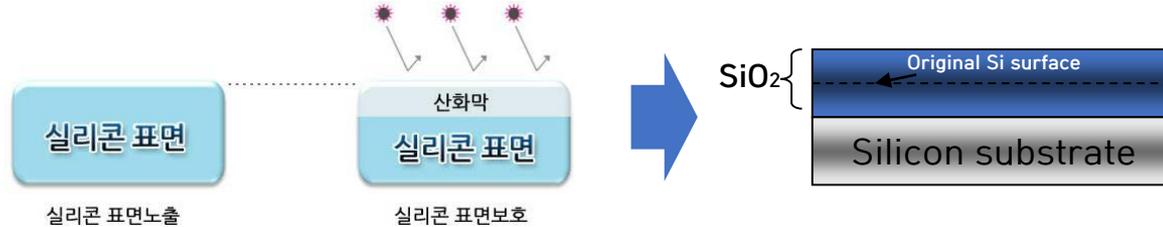
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

산화공정 (Oxidation Layering)

1) 실리콘 산화물

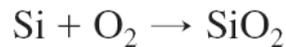
- 실리콘 안으로 도펀트를 주입시킬 때 마스크 역할



2) 실리콘 산화물 제조

- 산화막(SiO₂): 고온 (800~1200°C)에서 Si를 산소 혹은 수증기와 wafer 표면과 화학반응후 생성

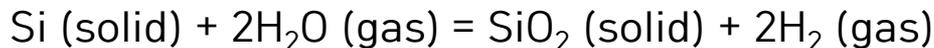
- 반응식:



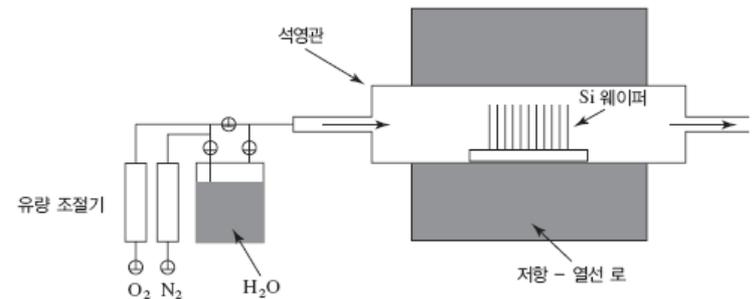
- 건식산화: 산소 사용. 얇은 산화물 막 형성



- 습식산화: 수증기 사용. 고속 진행된 두꺼운 산화막 형성



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.



반도체 전공정

노광공정 (Photolithography)

1) 노광 (Photolithography)

- 사진에서 렌즈로 들어오는 빛을 감광 재료에 비춰 wafer 표면위 감광제에 기하학적 형태 패턴 전사
- 도펀트 주입 영역에 있는 산화물의 선택적 제거

2) 노광 공정

- 마스크 상을 웨이퍼 표면에 정확히 맞추어 정렬후, 마스크 통해 도포된 감광막 노광

3) 사진공정

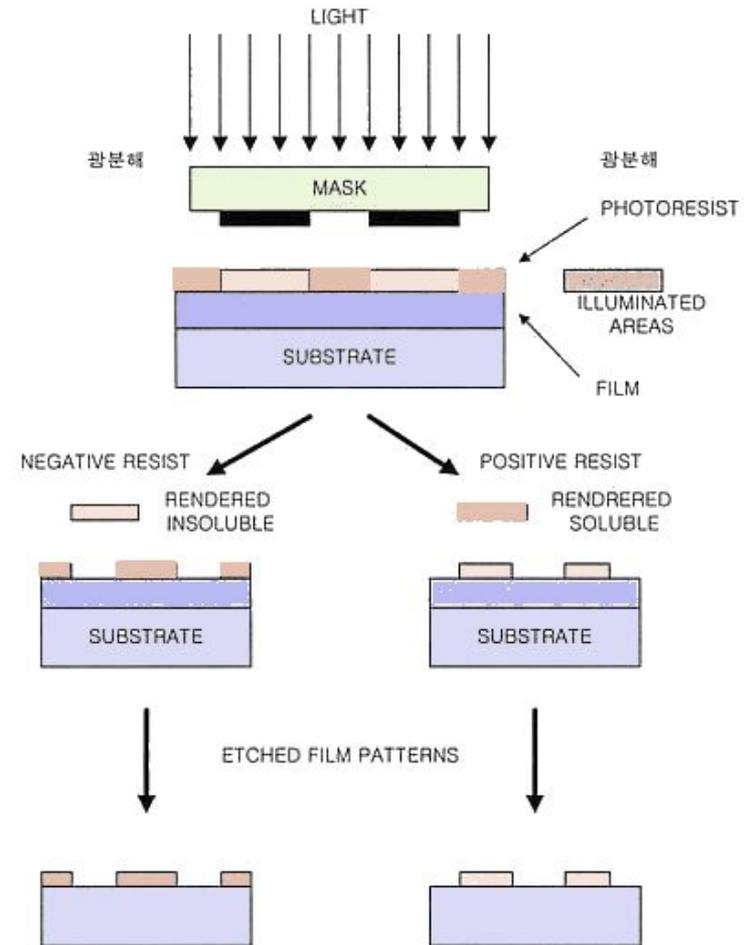
- 마스크 위에 설계 패턴 형상 그대로 웨이퍼 표면에 옮기는 기술

4) 마스크 패턴

- 웨이퍼 위 도포 감광제 → 웨이퍼 표면

5) 현상

- 특정 파장 빛의 웨이퍼 노출시 광화학 반응으로 빛 받은 부분 특정



반도체 전공정

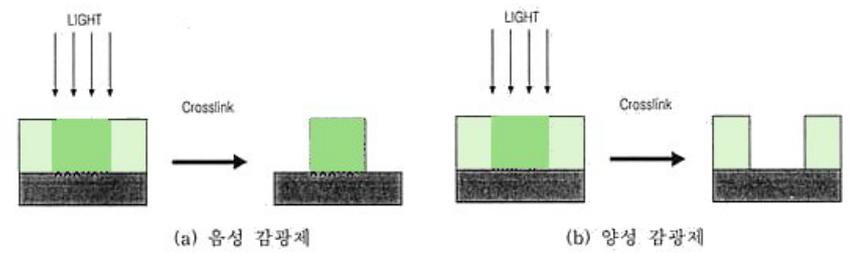
노광공정 (Photolithography)

6) 감광제 (Photoresist)

- 패턴 전사 따라 **양성**과 **음성 감광제** 사용
- 고분자, 용매, 광감응제

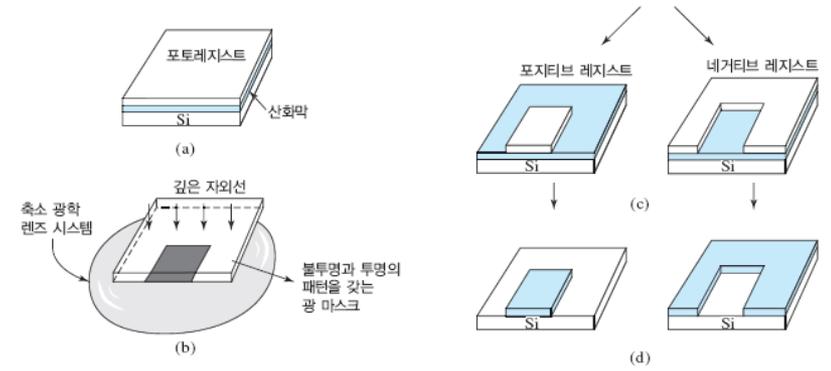
① 네거티브 레지스트

- 빛에 감광된 영역은 폴리머가 되고 용매 용해가 더 어렵게 됨
- 현상액에 넣으면 폴리머가 된 영역은 남고, 감광되지 않은 영역은 용해돼 씻김



② 포지티브 레지스트

- 현상액 내에서 레지스트 용해율 늦추는 안정제 포함함
- 이 안정제는 빛에 노출시 파괴되므로, 노광된 영역의 선택적 제거



PR 주요성분	기능
고분자	에너지에 반응해 구조 변경 (고분자화 및 광분해).
용매	박막을 스펀코팅법으로 입히게 함(점도조절).
광감응제	노광시 PR의 광화학적 반응 조절 및 수정.

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

노광공정 (Photolithography)

7) 리소그래피 해상도

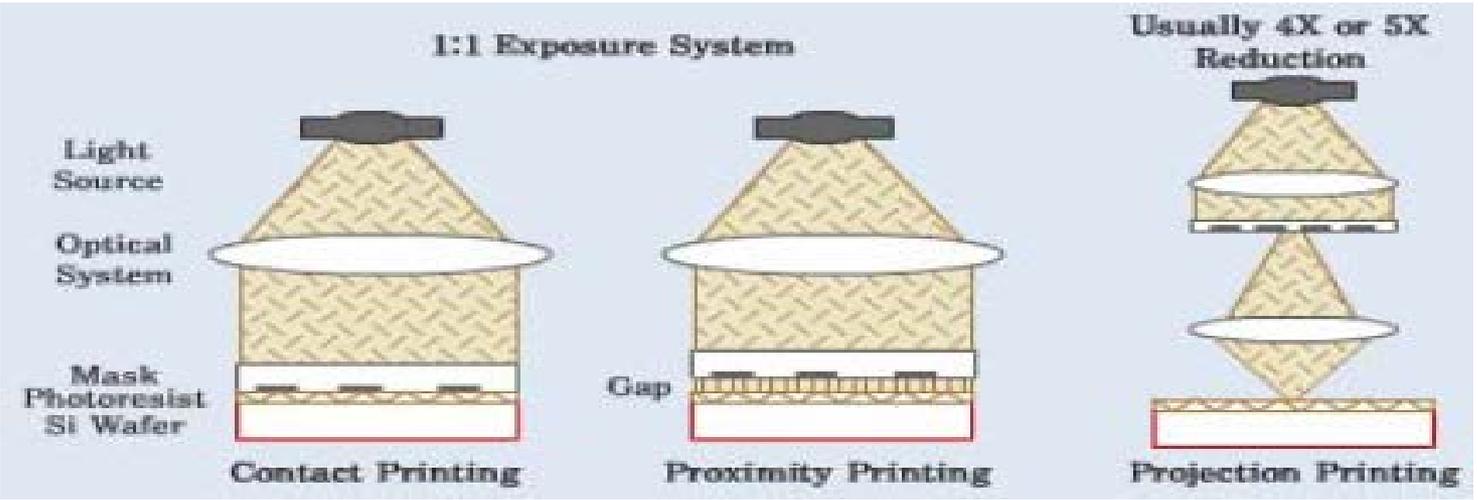
- 리소그래피 해상도 = $k\lambda$ (k 인자는 렌즈 시스템과 광마스크 기술 의존)
- Deep UV: 248nm와 193nm의 레이저 광원 사용

8) 광노광 방법

① 접촉식

② 근접식

③ 투사형



- 분해능력 우수
- 먼지나 실리콘 입자 의한 마스크 손상
- 감광제와 마스크가 부착되어 문제 발생

- 웨이퍼와 마스크 사이 10~50 um 간격
- 마스크 손상 방지

- 마스크가 웨이퍼부터 떨어져서 마스크 손상 없음
- 마스크 작은 부분만 노출 → 분해능력 향상

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

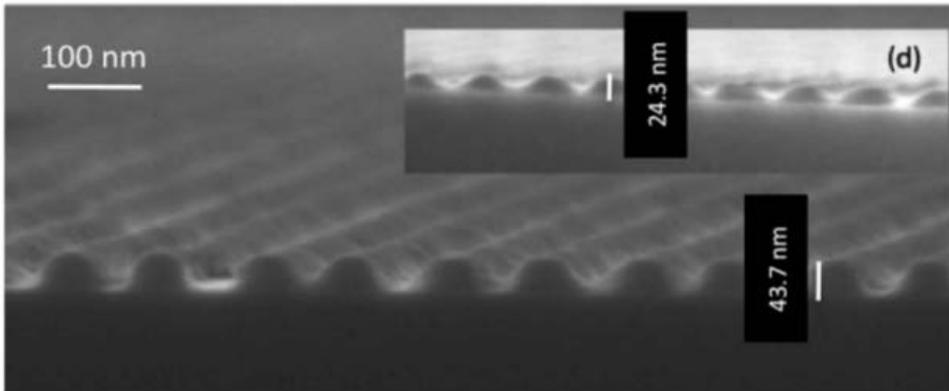
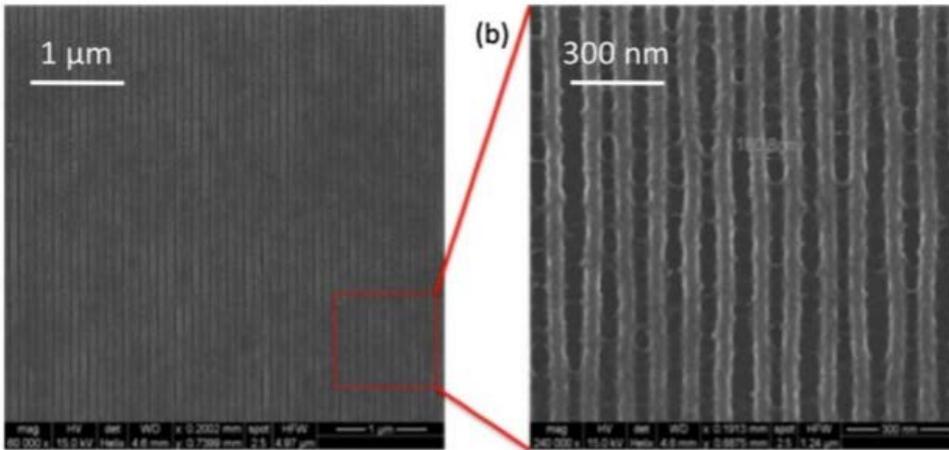
반도체 전공정

노광공정 (Photolithography)

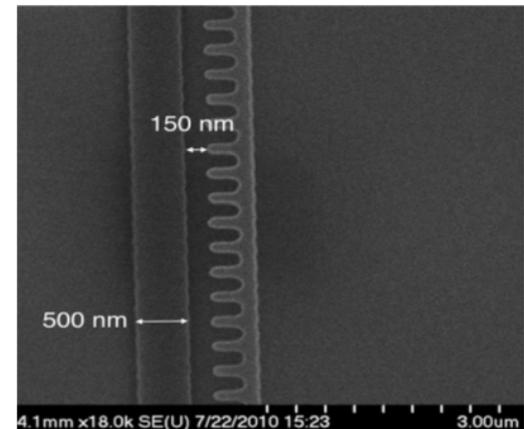
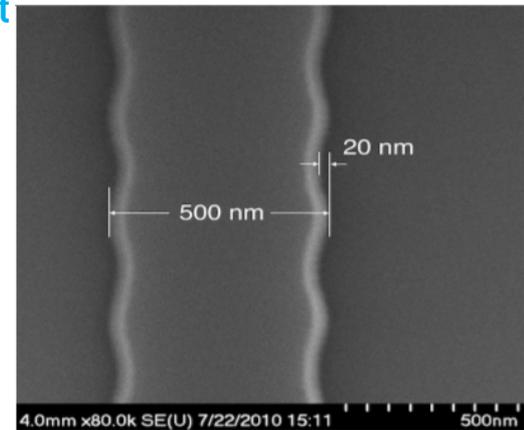
8) 광노광 방법

④ 기존 노광공정의 문제점

Direct nanopatterning of 100 nm metal oxide structures by Deep-UV immersion lithography



Si-on-Insulator Bragg Gratings Fabricated by DUV Lit



허가없이 본 수업사료의 무단 배포 및 사용을 물어압니다.

반도체 전공정

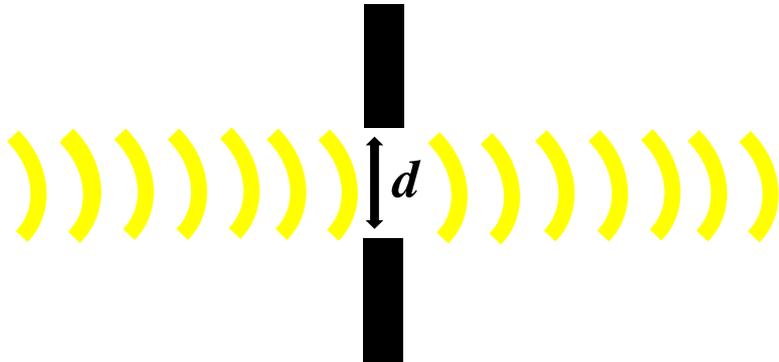
노광공정 (Photolithography)

8) 광노광 방법

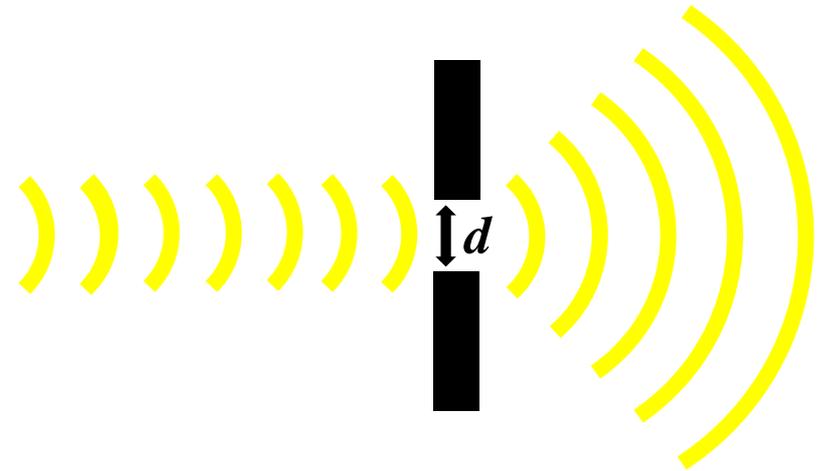
④ 기존 노광공정의 문제점

회절 (diffraction): 음파나 전파 또는 **광파 등이 장애물이나 좁은 틈을 통과할 때, 파동이 그 뒤편까지 전파**하는 현상

(a) $\lambda \ll d$



(b) $\lambda \gg d$



반도체 전공정

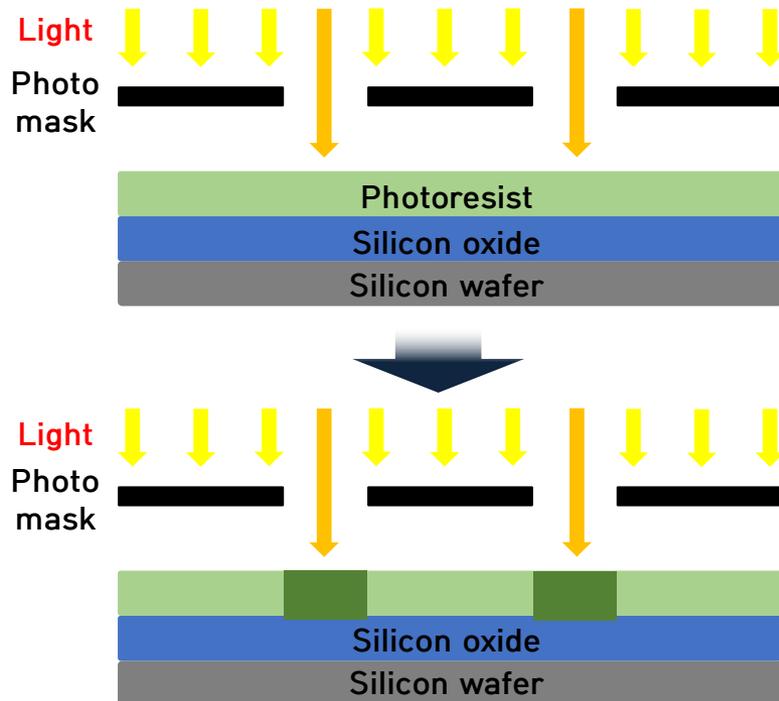
노광공정 (Photolithography)

8) 광노광 방법

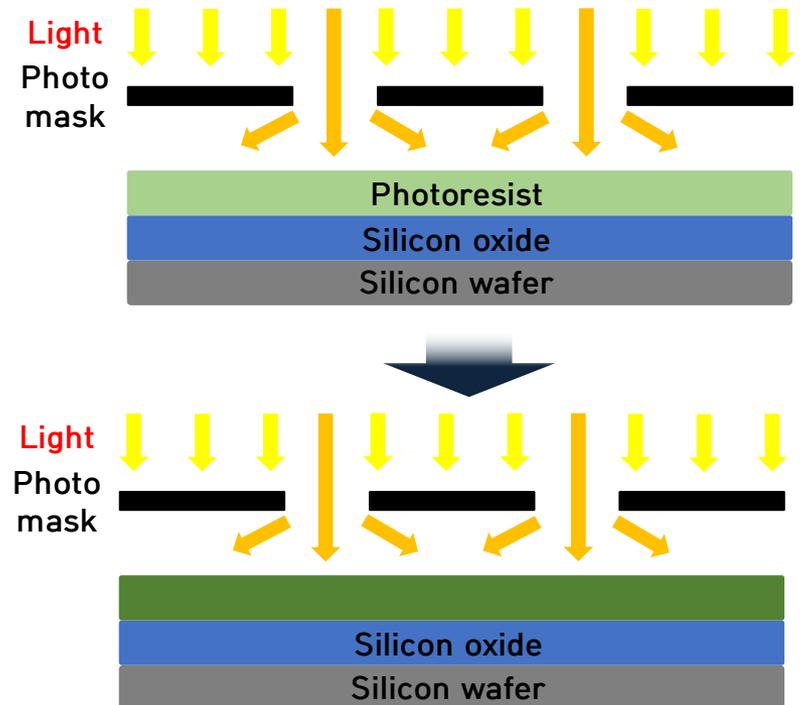
④ 기존 노광공정의 문제점

회절 (diffraction): 노광중 광파가 장애물이나 좁은 틈을 통과시 파동의 후면까지 전파

(a) $\lambda \ll d$



(b) $\lambda \gg d$



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

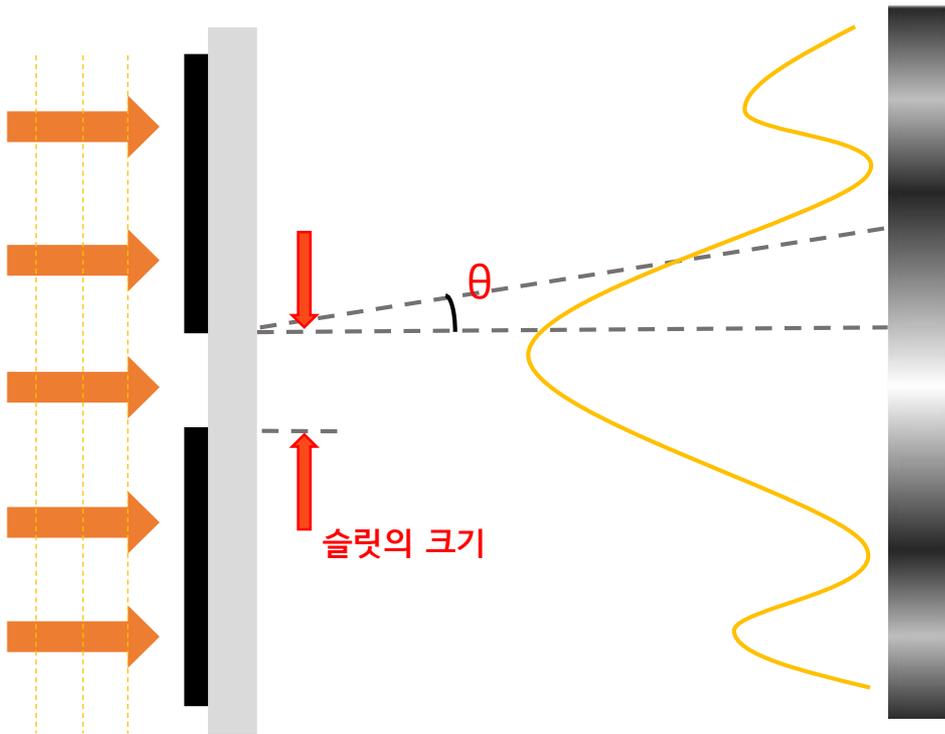
반도체 전공정

노광공정 (Photolithography)

9) 광노광 방법의 개선

① 극단 UV 리소그래피 (EUVL)

해결책: 짧은 파장의 광원 사용 통한 Resolution 향상



$$\sin\theta = \frac{m\lambda}{\text{(슬릿의 크기)}}$$

(θ : 회절각, m : 상수, λ : 파장)

↓
슬릿 크기 ↑ 또는 광원 파장 ↓

↓
∴ 파장 감소 통한 성능 향상!!!

반도체 전공정

노광공정 (Photolithography)

9) 광노광 방법의 개선

① 극단 UV 리소그래피 (EUVL)



	Name	Wavelength(nm)	Technology node(nm)
Mercury lamp	g-line	436	500
	h-line	405	
	i-line	365	350 to 250
Excimer laser	KrF(DUV)	248	250 to 130
	ArF(DUV)	193	180 to 14
Laser-produced plasma(LPP) / Discharge-produced plasma(DPP)	Extreme ultraviolet(EUV)	13.5	14 or less
X - Ray	X-Ray	0.8	15 less

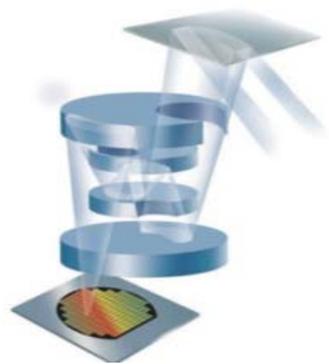
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

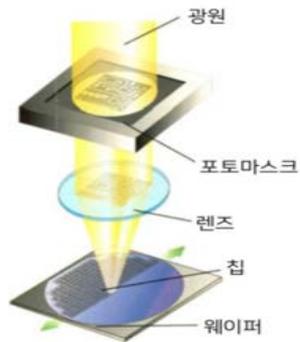
노광공정 (Photolithography)

9) 광노광 방법의 개선

① 극단 UV 리소그래피 (EUVL)



EUV 노광 공정



ArF 엑시머 노광 공정

요소 기술	EUV Lithography	기존 Lithography
마스크	<ul style="list-style-type: none"> 반사형마스크 LTEM 기판/ EUV 반사/ 다층막/흡수체 패턴 2억 원/매 이상 	<ul style="list-style-type: none"> 투과형 마스크 Quartz 기판/Cr 반사 기판 1억2천 만원/매(critical layer)
광학계	<ul style="list-style-type: none"> 반사형 광학계 	<ul style="list-style-type: none"> 투과형 광학계
레지스트	<ul style="list-style-type: none"> 고감도, 고해상도EUV, 레지스트 	<ul style="list-style-type: none"> 화학증폭형 DUV 레지스트
광원	<ul style="list-style-type: none"> 13nm파장의 EUV DPP,LPP 등의 플라즈마 광원 	<ul style="list-style-type: none"> 157nm, 193nm,248nm의 DUV 특성 파장을 내는 레이저 광원

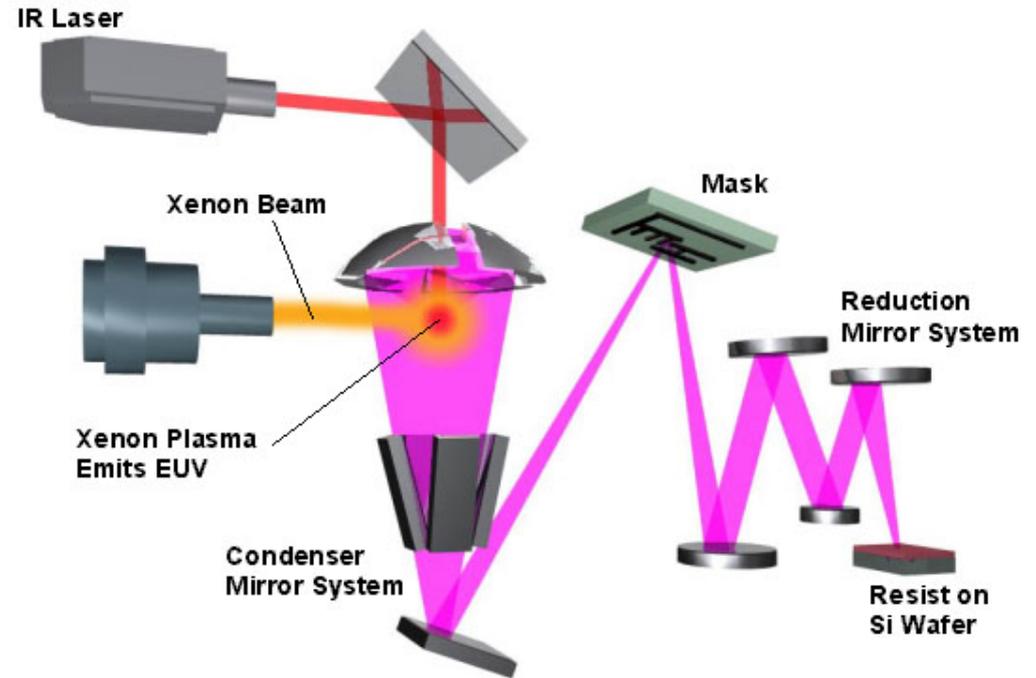
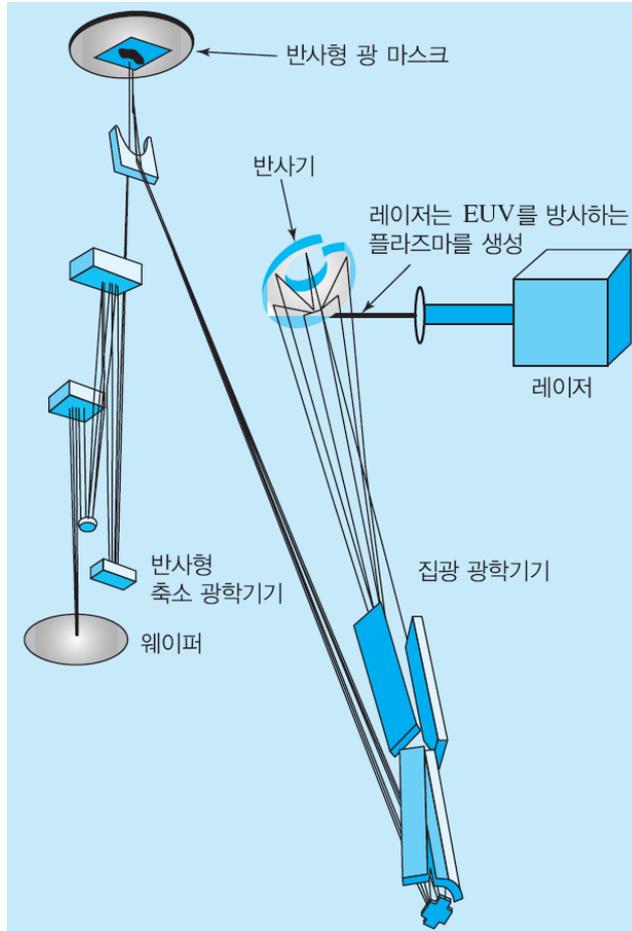
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

노광공정 (Photolithography)

9) 광노광 방법의 개선

① 극단 UV 리소그래피 (EUVL)



13nm 파장 사용

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

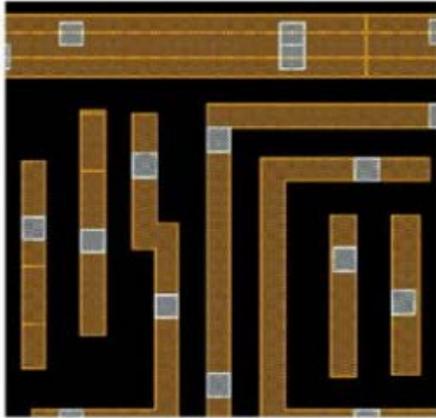
반도체 전공정

노광공정 (Photolithography)

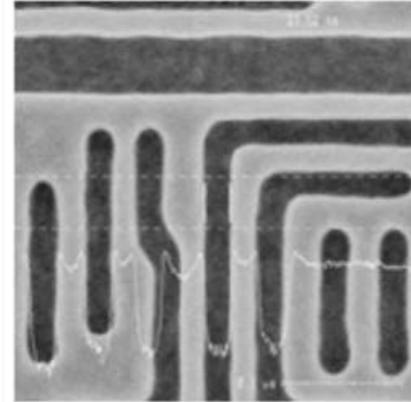
9) 광노광 방법의 개선

② EUVL vs ArF-i 실제 비교

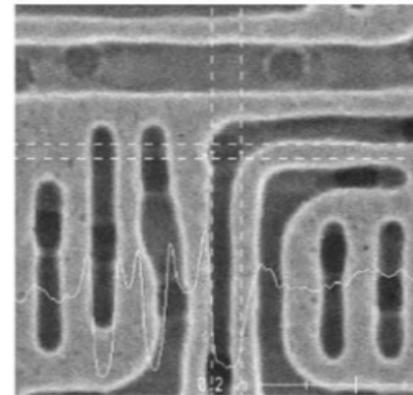
(a) 회로도



(b) EUVL (13.5nm)



(c) ArF-i (193nm)



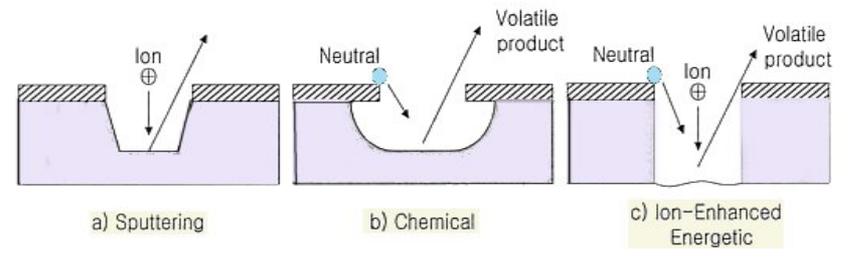
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

식각공정 (Etching)

1) 식각 공정

- 웨이퍼에 액체/기체 Etchant 이용, 불필요 부분의 선택적 제거 (습식식각과 건식식각)



2) 식각 진행 과정

구 분	반응 메커니즘	특 징
물리적 작용 의한 스퍼터링	외부에서 주어진 전계로 인해 가속된 높은 에너지의 이온이 기판을 때려 물리적으로 원자를 탈착시킴	비등방성 식각할 수 있으나, 선택성 결여.
화학적 작용 의한 라디칼 반응	반응이 강한 라디칼이 표면으로 확산되어 기판 표면과 화학반응해 기화성이 높은 반응생성물 만들어 식각진행	높은 선택성을 가지고 있으나 비등방성 식각 어려움.
물리적, 화학적 작용의 혼합효과	라디칼에 의한 기판 표면의 화학반응이 이온의 물리적 충격에 의해 촉진. 이러한 현상은 이온충격에 의해 기판 표면층이 화학적으로 활성화되거나, 물리적으로 격자에 손상주어 반응 활성화시키거나, 기화성 반응물에 에너지를 전달해 탈착촉진.	비등방성 식각과 선택적 식각이 가능해 대부분의 반도체 공정에 사용

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

식각공정 (Etching)

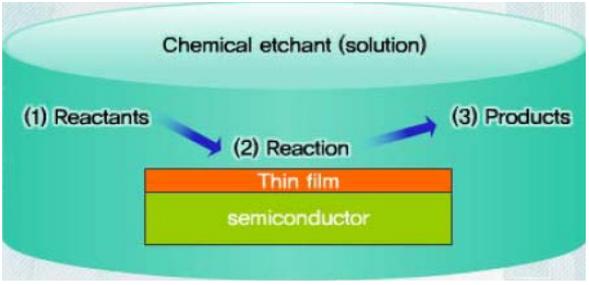
a) 건식식각 (플라즈마식각)

건식식각은 비등방성으로 미세형상의 식각 가능
액체상태 식각제 대신 기체상태인 플라즈마 이용해 wafer 표면 물리적 식각

장 점	단 점
<ul style="list-style-type: none">1- 마스크와 하부층에 대한 선택도 높음.2- 비등방성 식각통해 정확한 패턴형성 가능.3- 자동화 통한 수율과 생산고 높음.4- 공해가 적고 작업자의 안전도 높음.5- 식각 특성 우수6- 식각속도가 빠르며 높은 재생, 패턴 전사7. 얻기 위해 사용	<ul style="list-style-type: none">1- 공정 변수가 많다.2- 복잡한 물리, 화학반응 수반 → 공정 이해 어려움.3- 플라즈마 내의 이온 충격이나 라디칼의 손상4. 및 오염 문제 있음.5- 선택도가 습식식각에 비해 떨어짐.<ul style="list-style-type: none">- 진공장비 필요, 플라즈마 진단장비 및 식각모니터링 장비들이 선택적 부가. (고가의 장비 필요)

반도체 전공정

식각공정 (Etching)



b) 습식 화학 식각 (Wet etching)

- 습식식각: 웨이퍼 표면과 반응 일으키는 용액 이용 식각
식각물질을 화학용액 속에 담그거나 식각용액을 웨이퍼 상에 분사/식각
- 식각과정: 반응물 기판표면 확산 → 표면반응 → 반응기판 표면부터 반응생성물 확산
- 반도체 공정에서 사용되며 빠른 패턴 전사를 위해 사용
마스크 바로 아래층 깎아내므로 (등방성) 식각표면 분해능 떨어짐

실리콘	실리콘 산화물	실리콘 질화물
$\text{Si} + \text{HNO}_3 + 6\text{HF} \rightarrow \text{H}_2\text{SiF}_6 + \text{H}_2 + \text{H}_2\text{O}$	$\text{SiO}_2 + 4\text{HF} \rightarrow \text{SiF}_4 + 2\text{H}_2\text{O}$ at HF : NH ₄ F = 6 : 1 (7 : 1), 22 ~ 30°C	$\text{H}_3\text{PO}_4 \leftrightarrow \text{H}^+ + \text{H}_2\text{PO}_4^-$, $K_1 = 7.5 \cdot 10^{-3}$ $\text{H}_2\text{PO}_4^- \leftrightarrow \text{H}^+ + \text{H}_2\text{PO}_4^{2-}$, $K_1 = 6.2 \cdot 10^{-8}$ $\text{HPO}_4^{2-} \leftrightarrow \text{H}^+ + \text{PO}_4^{3-}$, $K_1 = 1.7 \cdot 10^{-12}$
HF ↑(↓) HNO ₃ ↓(↑) 일 때는 HNO ₃ (SiO ₂ 제거능력) 의해 식각속도 제어	SiO ₂ : 절연체로서 반도체 소자 제조공정에서 가장 많이 사용	주로 155°C의 인산용액으로 감광제 층이 그 온도를 견디지 못하기 때문에 Si ₃ N ₄ 를 마스크로 활용

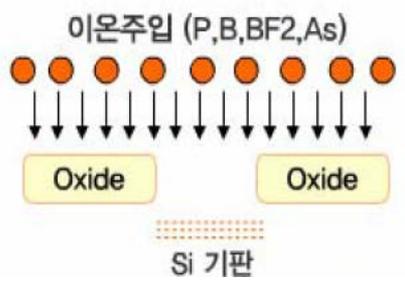
허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

이온주입 및 확산 (Ion Implantation and diffusion)

a) 이온주입공정

- 반도체 기판 내 조절가능 불순물 투입
- 측면확산 적고 미세접합 형성할 수 있어 도펀트 주입에 유용

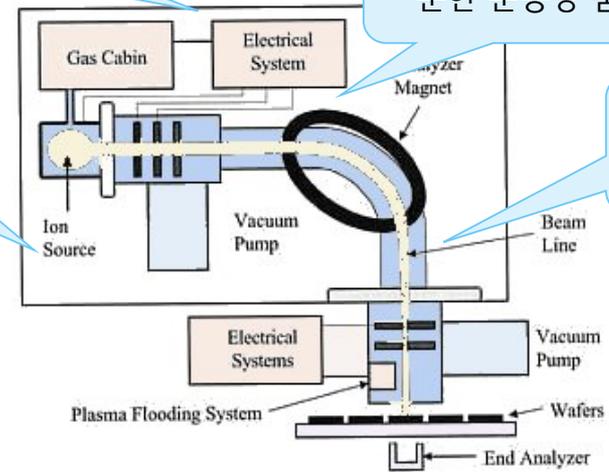


반응실: 이온만 분류하고 가속 위해 이온 형태로 만들어줌

가속기: 이온에 충분한 운동량 줌

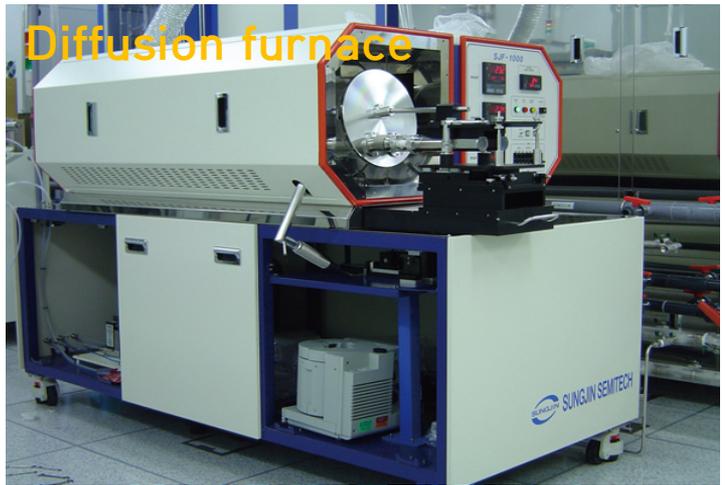
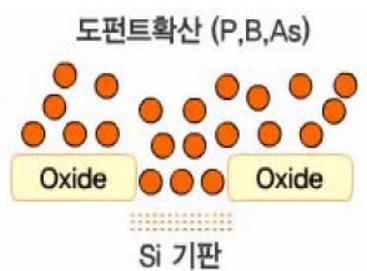
이온소스: 실리콘 주입 도펀트

분류기: 특정 이온만 선택, 분류해줌



b) 확산 공정 (Diffusion)

- 고온튜브노(furnace)에 wafer 넣고 원하는 dopant가 포함된 혼합가스 통과시켜 이뤄짐.
- 속도 빠르나 원하는 분포만큼 도핑 어려움.
- 고온공정과 측면확산 때문 미세소자 제작 부적합



재료의 무단

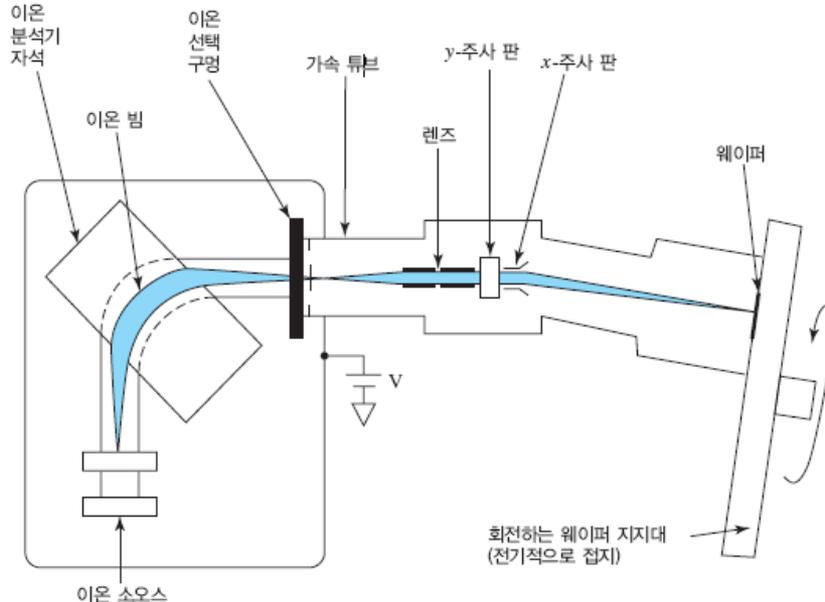
반도체 전공정

이온주입 (Ion Implantation)

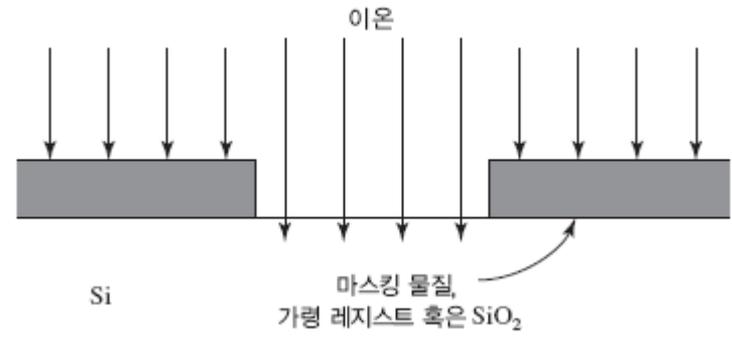
a) 이온 주입 공정

- 불순물 원자 또는 분자 이온을 가속후 (~MeV), 그 이온을 반도체 기판표면 주입후, 기판 일정 부분에 불순물 영역 생성 → 반도체 물질 내 불순물 주입 통해 전도 특성 변화.
- 주입된 이온이 결정격자자리에 위치시키기 위해 후속 웨이퍼 어닐(anneal) 공정 필요
- 웨이퍼 어닐 공정 통해 도펀트 활성화 → 주입된 불순물이 도너와 억셉터로 동작

이온 주입 시스템 개략도



이온 주입 공정



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

이온주입 (Ion Implantation)

b) 특징 및 장점

① 특징

- 이온들을 직접 기판의 원하는 부분에 주입하는 공정
- 반도체 웨이퍼내에 불순물(B, P, As 등의 도판트)을 이온화된 상태로 주입시켜 반도체가 특정한 전기적인 특성 갖게 함
- 이온들은 이온 빔을 이용해 반도체 속에 주입됨
- 이온 주입시 격자 손상을 입기 때문에 열처리 필요

② 장점

- 측면으로 불순물이 퍼지는 현상 (수평적 확산) 적음
- 단위 면적당의 전체 전하양 정확히 알 수 있음
- 확산 공정과 비교시 낮은 공정 온도
- 빠르고 균일하며 재현성이 있고, 정확한 도판트 농도조절 가능
- 일정한 도판트의 분포를 얻을 수 있음
- 여러 다른 에너지 가진 이온 주입해 도판트의 non-gaussian분포 수득 가능

반도체 전공정

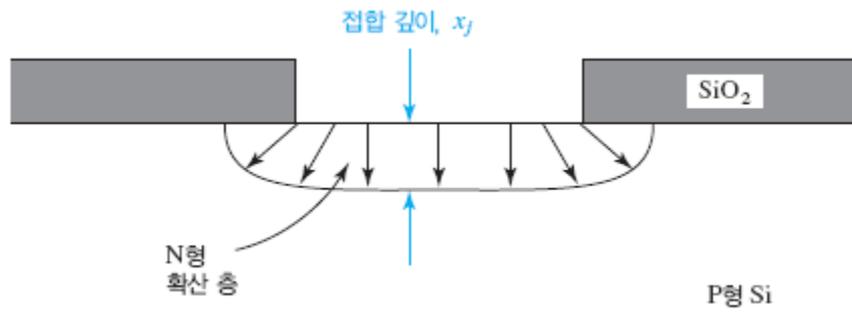
확산 (Diffusion)

a) 확산

- 임플란테이션 혹은 기체 증착에 의해 도펀트가 주입된 다음에, 이 도펀트를 실리콘 속으로 더 깊숙이 밀어 넣는 것은, 고온에서 일정 시간 동안 실시하는 확산(diffusion)에 의해 이루어짐
- 임플란트 후 어닐 공정 동안에 원치않는 확산 발생 가능하므로, 확산의 엄격 조절 중요
- 확산 도펀트가 기판의 도핑 타입과 반대라면, PN 접합(PN junction)이 생기고, 확산 층의 두께를 접합 깊이(junction depth)라고 함
- 충분한 확산이 이루어진 후 반도체 내부의 불순물 농도는 가우시안 분포

$$N(x, t) = \frac{N_0}{\sqrt{\pi Dt}} e^{-x^2/4Dt}$$

N_0 : 제곱센티미터당 도펀트 수
 D : 불순물의 확산도(diffusivity)



기본 확산 공정

허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.

반도체 전공정

확산 (Diffusion)

b) 확산 장치의 공정변수

- 농도차, 온도, 시간, 분위기, 격자결함 등

① 확산 공정

- 확산은 통상적으로 산화를 위해 사용된 구조물과 유사한 열린 관 시스템에서 실행
- 1단계 전증착(predeposition) : 소스가 존재하는 동안의 단계. 도펀트의 기체 증착 단계
- 2단계 드라이브-인(drive-in) : 기체 도펀트 소스가 차단되고 반도체 속으로 불순물을 더 깊숙이 밀어 넣는 단계

② 도펀트 확산과 캐리어 확산

- 도펀트 확산도의 단위는 초당 제곱 센티미터(cm^2)로 확산상수와 같은 차원
- 고온 (900°C - $1,200^\circ\text{C}$) 일지라도, 도펀트는 한 시간에 짧은 거리를 확산할 뿐이고, 도펀트 확산도는 상온에서 무시할 만큼 작음

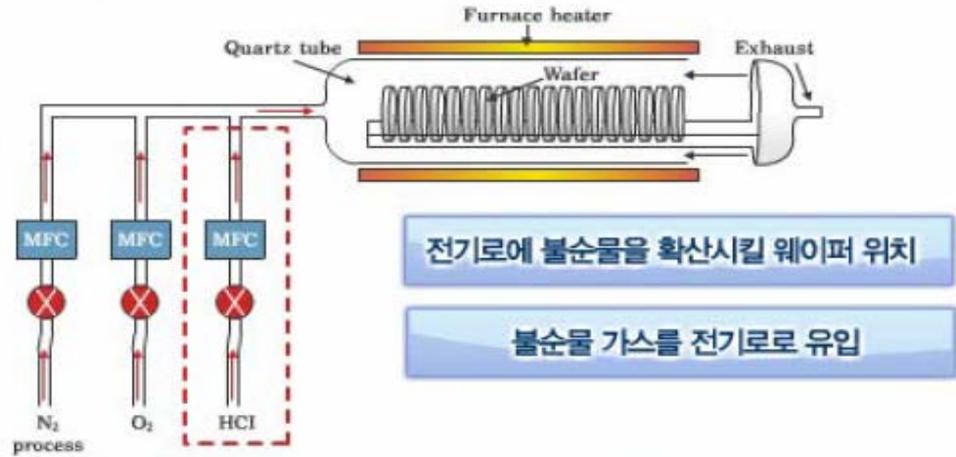
반도체 전공정

확산 (Diffusion)

c) 확산 장치

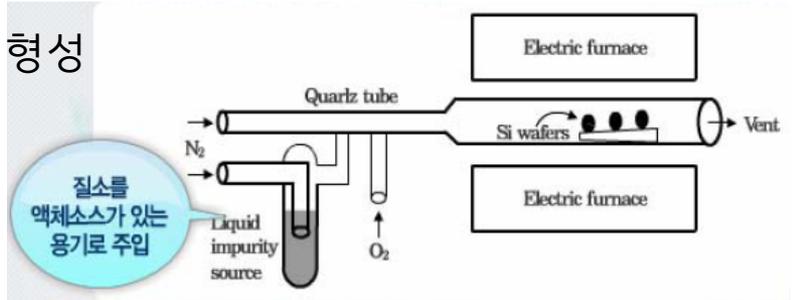
① Gas source를 이용한 열확산 장치

- 고순도 확산, 가스 흐름 제어가능 (유독성)
- 짧은 시간에 대량 생산 가능



② Liquid source를 이용한 열확산 장치

- 인 도핑시 버블링 액체소스 (포클)는 질소이용해 전기로 이송
- 전기로에서 포클은 염소와 분리돼 오산화인 형성후 염소배출
- 오산화인(P_2O_5)의 실리콘 내 확산 및 실리콘 산화막 형성



허가없이 본 수업자료의 무단 배포 및 사용을 불허합니다.